



# Převodníky A/D a D/A

Vyučující:

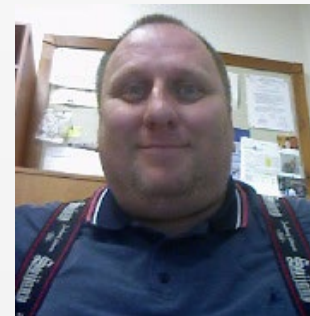
**Zdeněk Plíva**

*e-mail: [zdenek.pliva@tul.cz](mailto:zdenek.pliva@tul.cz)  
3536*



**Miroslav Holada**  
**Leoš Petržílka**

...



# Zpracování signálu



Reálný svět kolem nás považujeme za spojitý - analogový:

- Vstupní i výstupní veličiny jsou spojité v hodnotách i v čase



Číslicové (digitální) zpracování signálu

- jednodušší a levnější řešení složitých úloh v masovém měřítku



- A/D a D/A převodníky jsou elektronické součástky (obvody), které řadíme mezi hybridní

# DA a AD převod



- Vzájemné přiřazení časově i velikostně spojitého analogového signálu a sledu (binárních) celých čísel s krokem vzorkovacího intervalu - t.j. kvantizace hodnoty i času.

# Digitalizace signálu



- **Vzorkování**

- vyměření časových okamžiků odečtu analogové veličiny

Podmínka časové kvantizace pro vzorkovací kmitočet  $f_s$

Nyquistův teorém :  $f_s \geq 2 f_{x \max}$

- **Kvantizace**

- přiřazení diskrétních hodnot jednotlivým vzorkům
- nejčastěji lineární kvantizace
- kvantizační krok (rozlišovací schopnost):

$$\Delta U = U_{pi} - U_{pi-1} = U / (2^n - 1)$$

- kvantizační chyba  $\frac{1}{2}$  LSB

# Digitalizace signálu



## Číslicový signál

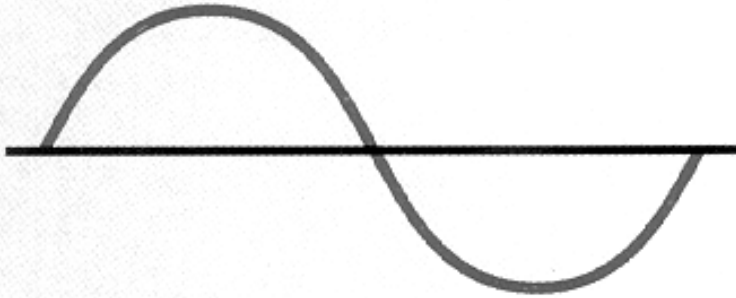
- obsahuje pouze frekvence v rozsahu 0 až  $f_s/2$  [Hz]
- pokud je vzorkován spojitý signál, který obsahuje frekvence vyšší než  $f_s/2$ , tak dojde ke ztrátě informace, protože všechny frekvence nad  $f_s/2$  se přeloží do intervalu  $(0 - f_s/2)$
- tento jev se nazývá "Aliasing" a je nežádoucí (a řeší se tak, že se před AD převodník dá analogový dolnoproustní filtr s  $f_c=f_s/2$ )

**Aby číslicový signál co nejděrohodněji interpretoval spojitý signál, tak je potřeba volit co možná nejvyšší vzorkovací frekvenci  $f_s$  a rozlišení převodníku  $n$ .**

# Vzorkování převodu

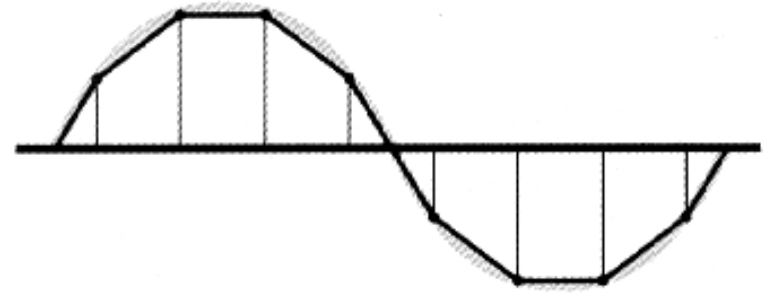


Original Analog Waveform

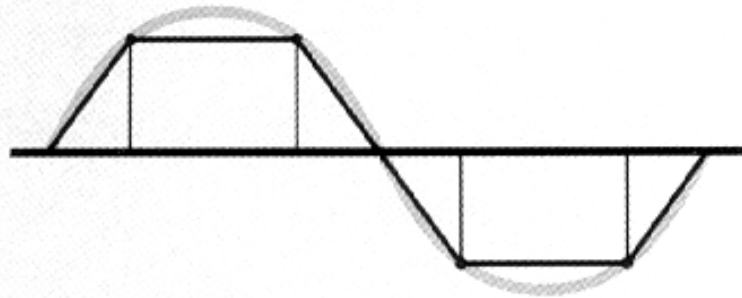


1 sec.

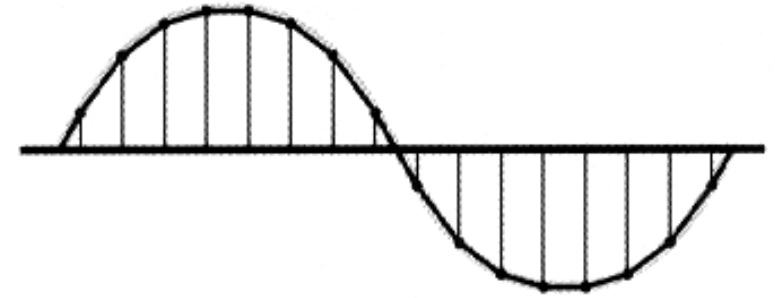
Sampled 8 Times per Cycle



1 sec.



Sampled 4 Times per Cycle

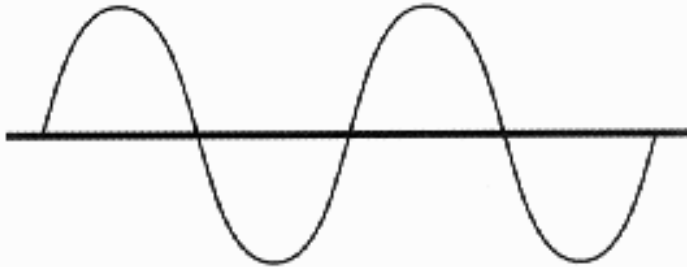


Sampled 16 Times per Cycle

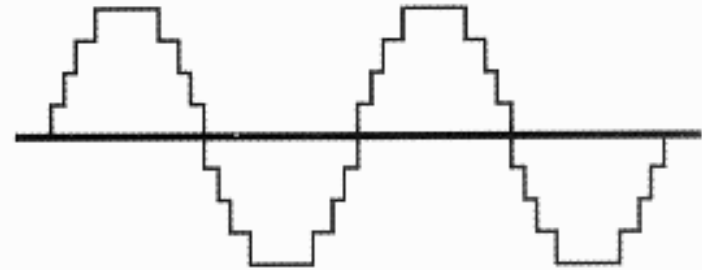
# Kvalita vzorkování



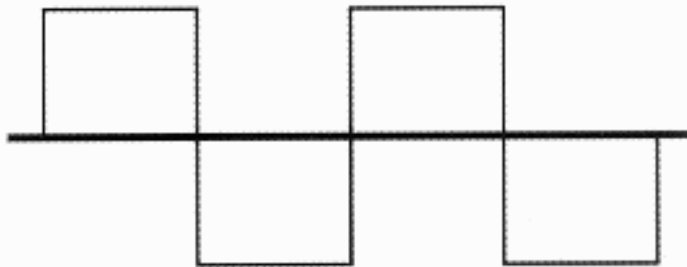
Original Analog Waveform



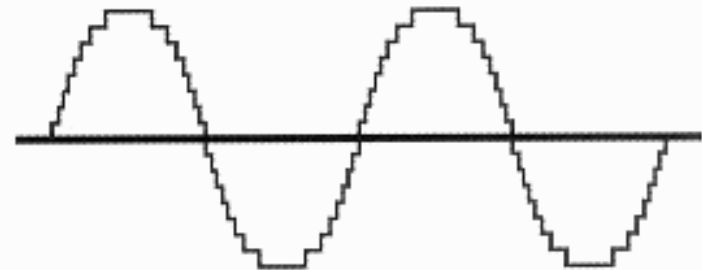
3-Bit Conversion



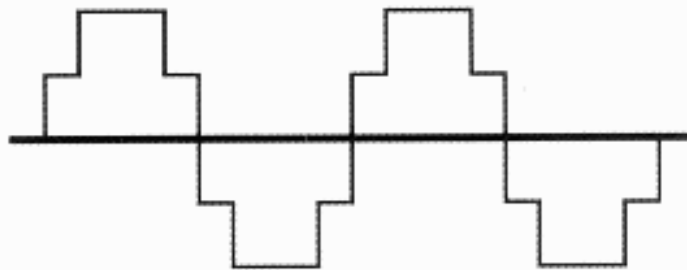
1-Bit Conversion



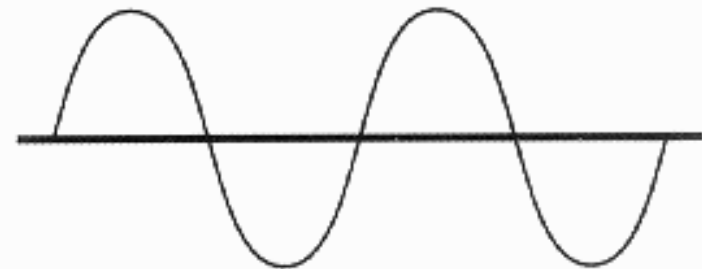
4-Bit Conversion



2-Bit Conversion

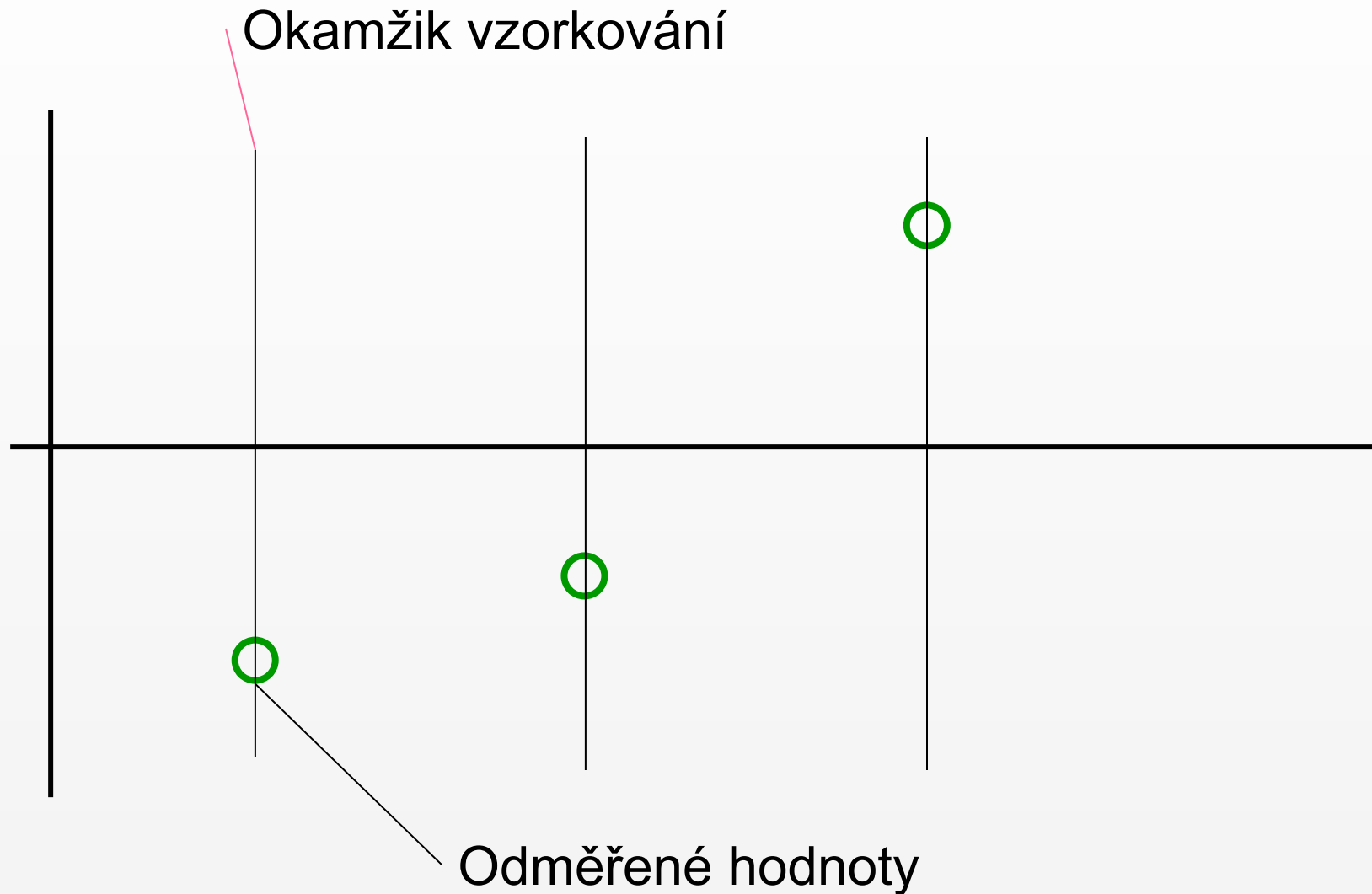


16-Bit Conversion

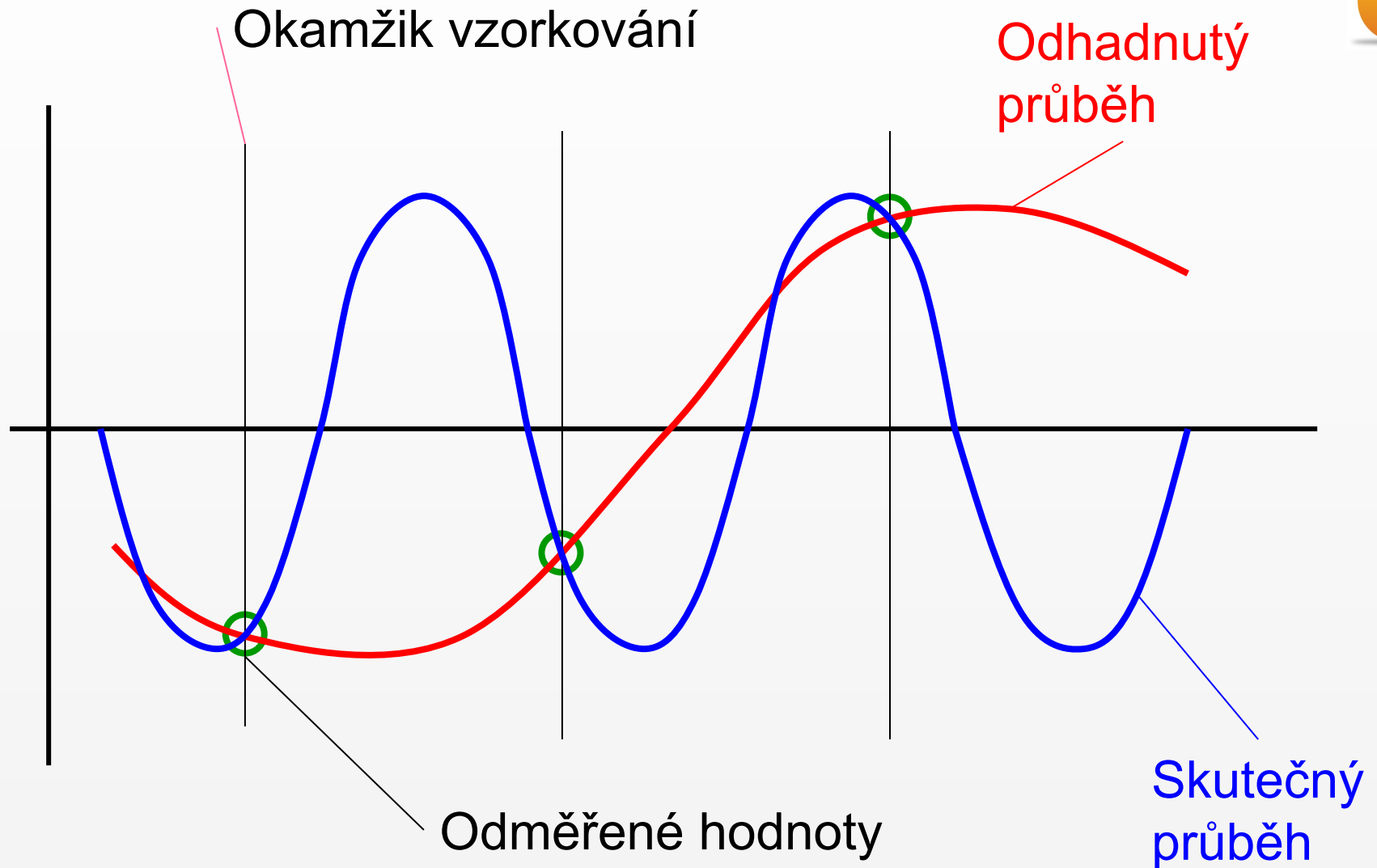




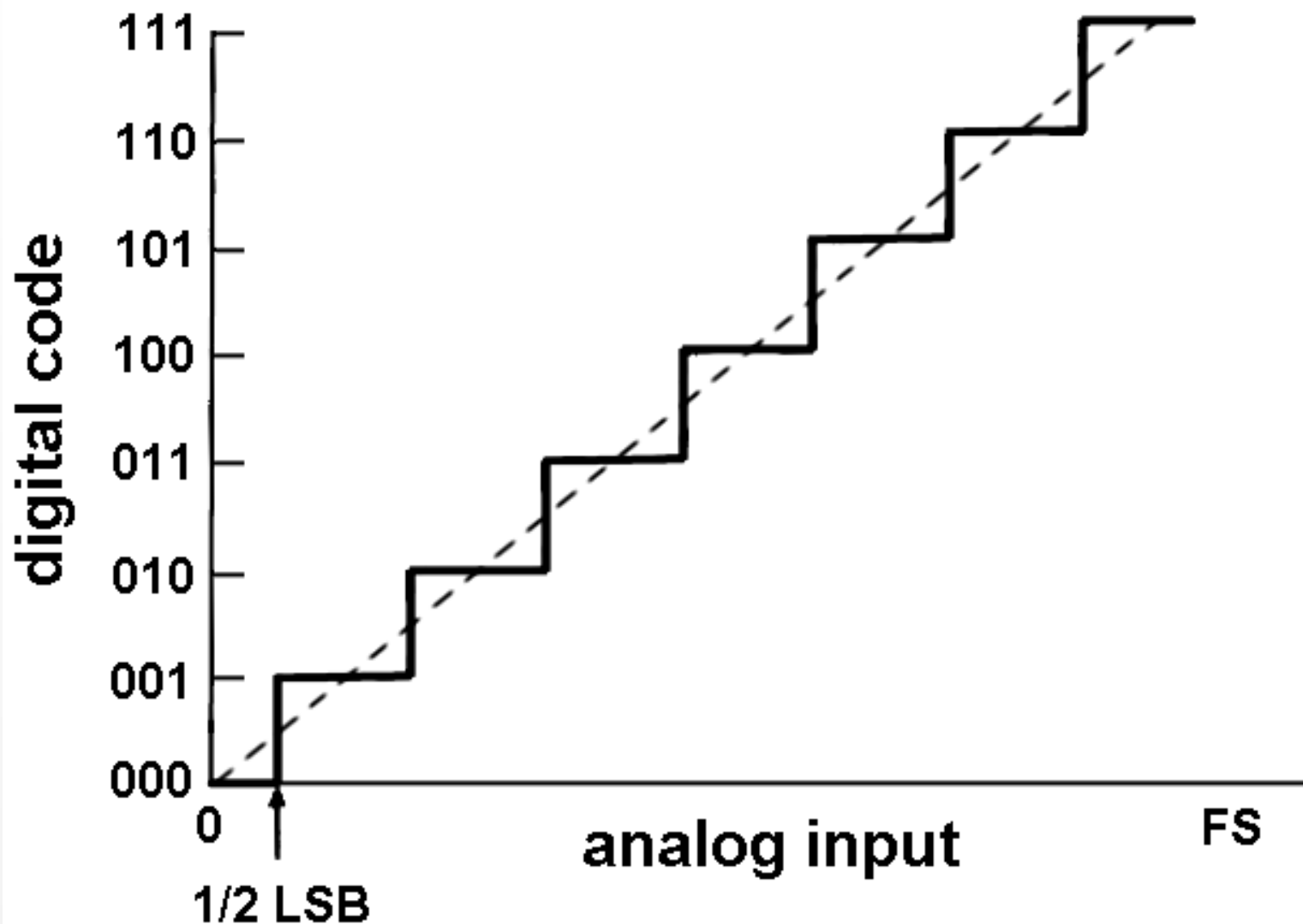
# Aliasing – zakrytí původního signálu



# Aliasing – zakrytí původního signálu



# Ideální konverze



# Konverze v praxi (A/D a zase D/A)

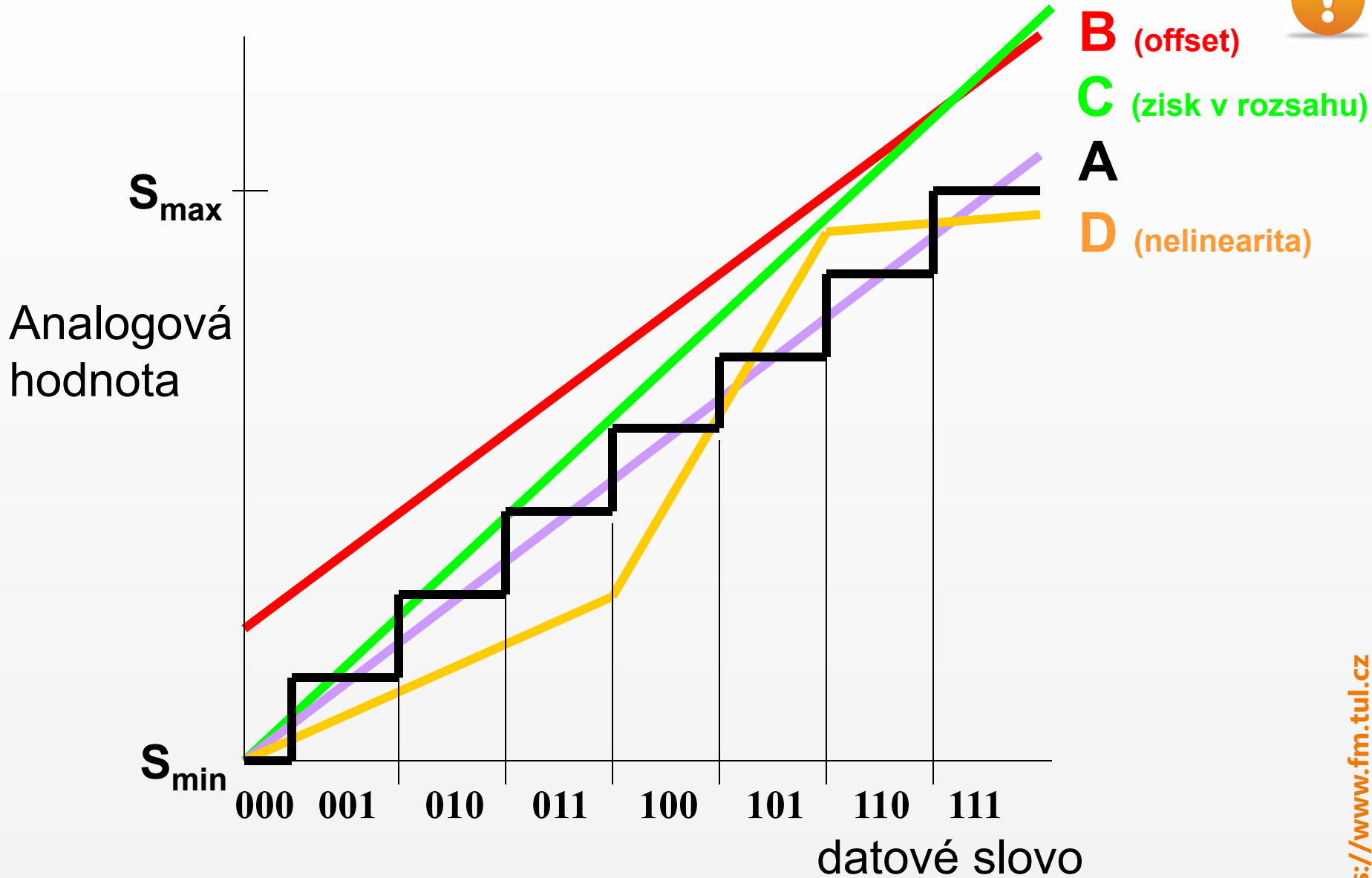


# Chyby převodníků



- **změna zisku (chyba rozsahu)** - rozdílné na každém rozsahu, adjustace každého rozsahu
- **Offset (, chyba nuly, napět'ový posun)** - chyba při čtení nulového vstupu, konstantní v celém rozsahu,
- **nelinearita** - zisk zesilovače je rozdílný pro různé vstupní úrovně, není možno odstranit kalibrací
- **drift** - změna zisku, offsetu a linearity vlivem teplotních změn v čase - možno potlačit recalibrací
- **šum** - náhodné variace veličiny mezi jednotlivými měřeními, šum je tím větší, čím je vyšší vzorkovací frekvence, zpravidla je mnohem vyšší než je rozlišení převodníku

# Chyby převodníků





# Vlastnosti převodníků



- Vzorkovací frekvence  $f_s$ 
  - Převrácená hodnota je vzorkovací perioda  $T_s = 1/f_s$
  - Index s znamená "sample"
- Na analogové straně napěťový rozsah ( $U_{\max} - U_{\min}$ )
  - Valná většina převodníků pracuje s napětím jako vstupní analogovou veličinou
- Na číslicové straně počet bitů  $n$ 
  - Oblíbené jsou mocniny dvou (4-8-16-32-64), ale není to pravidlem (10-12-14-24)



# Vlastnosti převodníků



- **Rozsah:** rozdíl mezi minimálním a maximálním signálem (maximální rozkmit)
- Velikost analogového signálu pro přípravky Domino:

$$U_{an} = N \frac{S_{\max} - S_{\min}}{2^n - 1} + S_{\min}$$

N – vstupní datové slovo

# Vlastnosti převodníků



- **maximální rychlost převodu**  
počet vstupních datových slov, která jsou převedena na výstupní analogovou veličinu za jednotku času.
- **doba převodu**  
převrácená hodnota rychlosti převodu – časový interval mezi přivedením vstupního datového slova na vstup převodníku a okamžikem dosažení ustálené hodnoty výstupního analogového signálu.

# Vlastnosti převodníků



## Kvantizační chyba

- Chyba způsobená diskretními úrovněmi signálu...
- Maximální nepřesnost (rozdíl mezi požadovanou a nastavenou hodnotou výstupního signálu) je dána polovinou přírůstkem analogového signálu, odpovídající nejnižšímu bitu datového slova (LSB).

## Rozlišovací schopnost (kvantizační krok)

- Je vyjadřována počtem diskretních stupňů analogového signálu a je v přímé souvislosti s počtem bitů vstupního datového slova  $n$ :

$$Q = \frac{1}{2^n - 1}$$

# Typy D/A převodníků



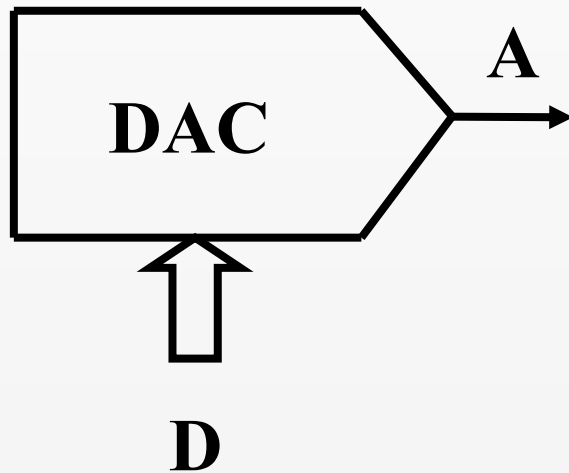
- **Nepřímé**
  - rozdělení převodu na dvě části
    - v první části je číslicová veličina převedena na pomocný diskrétní signál (na šířku pulsu nebo počet pulsů za jednotku času)
    - ve druhé části převeden na výstupní analogový signál
- **Přímé**
  - vstupní datové slovo přímo převedeno na výstupní napětí, příp. proud

# D/A převodníky



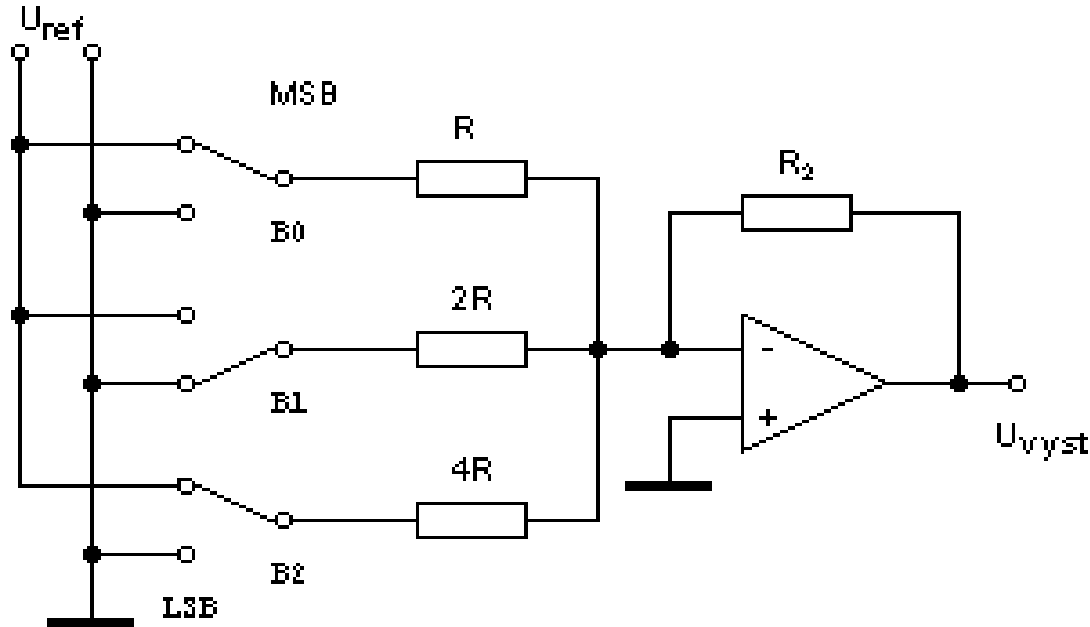
## Převod posloupnosti čísel na analogový signál

### Principy převodu:



- S odporovou sítí
- S dynamickým dělením proudu
- ...

# D/A převodníky



## S odporovou sítí

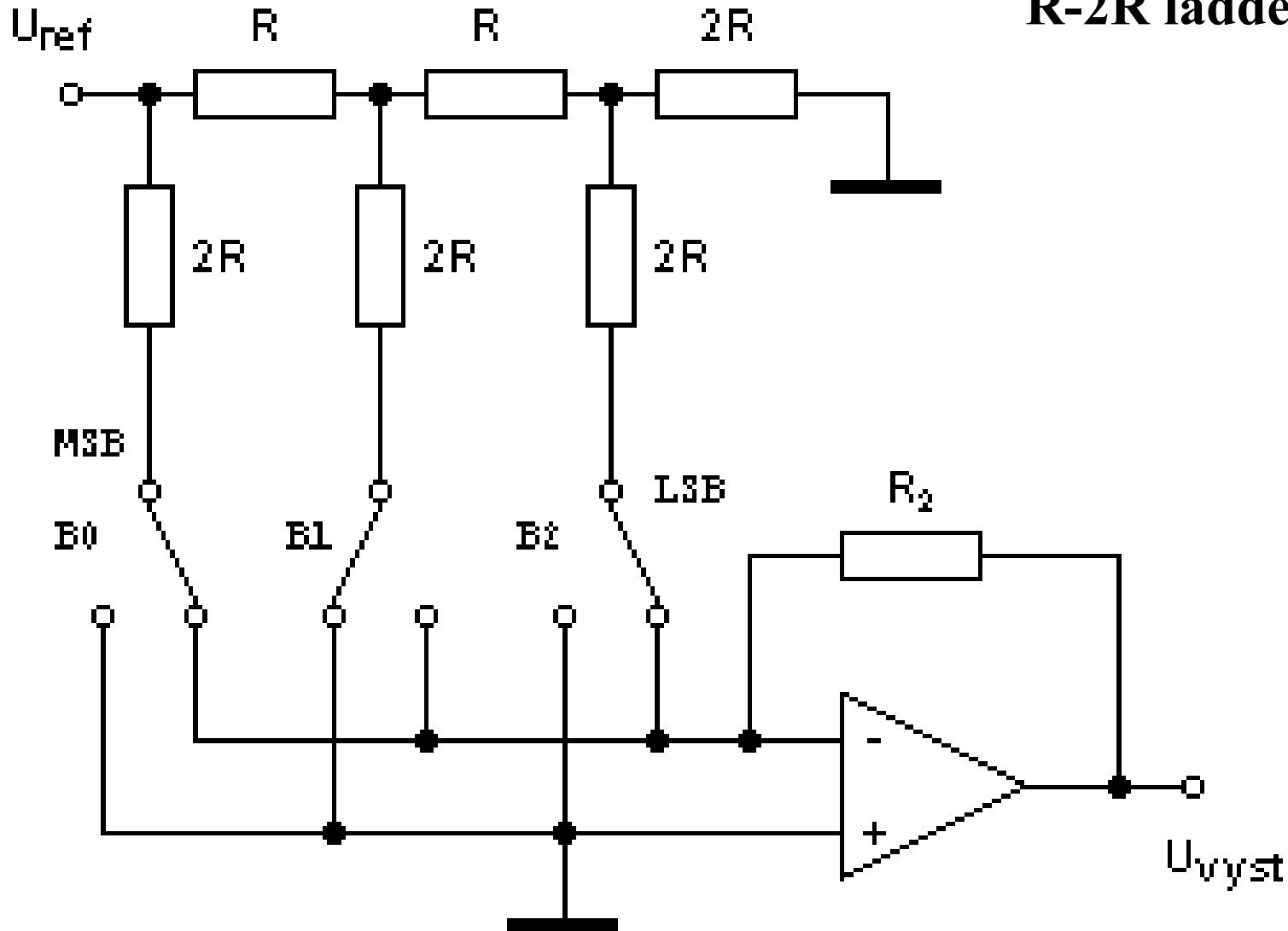
- váhová struktura odporové sítě
- součtový OZ
- referenční zdroj vst. napětí
- rychlé
- malá přesnost
- odpory nutno volit s vysokou přesností

$$U_{výst} = -U_{ref} \frac{R_2}{R} \sum_{i=0}^n \frac{B_i}{2^i}$$

# DAC s R-2R odporovou sítí



R-2R ladder



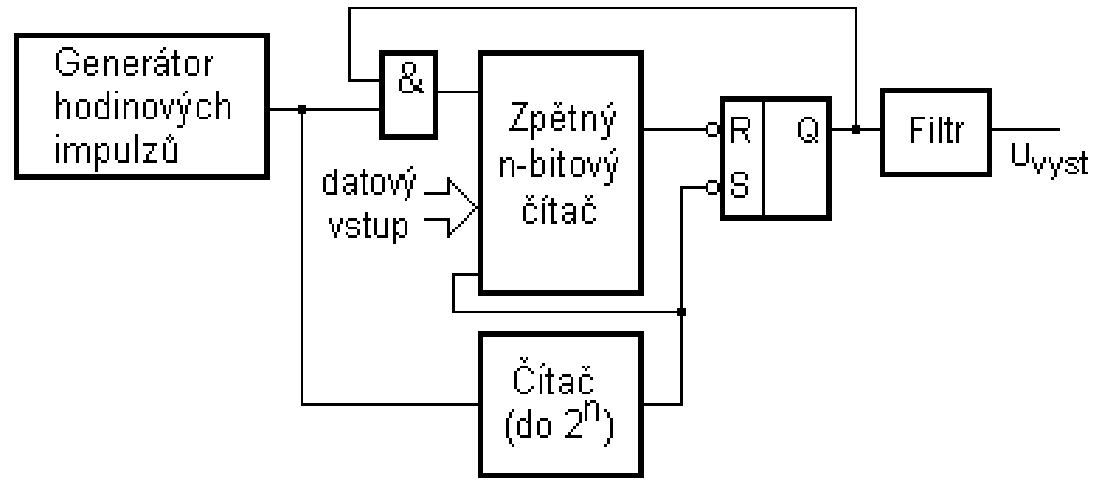
# Vlastnosti R-2R převodníků



- Elegantní řešení problému vícebitových převodníků s velkým rozsahem přesných rezistorů - pouze dva typy rezistorů
- použitelný pro BCD kód
- převod součtu proudů v OZ na napětí
- nevýhoda : cena
- rychlost převodu závislá na OZ



# D/A převodník s PWM



- Vstupní datové slovo jako předvolba zpětného čítače
- Při dopočítání do nuly - RS do nulového stavu, tj. zastaví další odečítání zpětného čítače
- Po uplynutí doby převodu (druhý n-bitovým čítač), je RS překlopen do jednotkového stavu, zpětný čítač se znovu přednastaví a převod se opakuje
- Impulzy převedeny na analogový signál např. pomocí filtru

# Katalogové hodnoty D/A převodníků



- rozlišení 8-16 bitů
- doba převodu 0,01-25 mikrosekund
- datové slovo vstupuje paralelně nebo sériově
- napájecí napětí jednoduché (3,3 V, 12 V), či souměrné ( $\pm 15$  V)
- referenční napětí max. 0,9 nap. napětí

# Výběr D / A převodníku



- rozlišení ?
- rychlost ?
- nutnost externího ladění ?
- CMOS/TTL/ECL kompatibilita ?
- velikost referenční napětí (externí, interní) ?
- výstupní struktura (napětí, proud, rozsah) ?
- Rozhraní ?
- pouzdro ?
- cena ?

# Výběr D / A převodníku



**Select Device Parameters**

137 Results

| Resolution (Bits) | Settling Time (us) | Update Rate (MSPS) | Power Consumption (typ) (mW) | Output Type   | Current Range (mA) | Architecture    | Show Additional Parameters |
|-------------------|--------------------|--------------------|------------------------------|---------------|--------------------|-----------------|----------------------------|
| 8 (23)            | 0.012 (3)          | 0.0005 (2)         | 0.015 (2)                    | Current (32)  | +/- (3)            | Current (2)     |                            |
| 10 (15)           | 0.02 (4)           | 0.008 (1)          | 0.025 (3)                    | Iout (1)      | 0.5 (2)            | Delta-Sigma (2) |                            |
| 12 (55)           | 0.025 (1)          | 0.043 (4)          | 0.0275 (2)                   | Voltage (103) | 0.6 (4)            | I-steering (18) |                            |
| 14 (8)            | 0.03 (8)           | 0.045 (2)          | 0.27 (1)                     |               | 0.8 (1)            | R-2R (54)       |                            |
| 16 (34)           | 0.035 (4)          | 0.048 (2)          | 0.3 (1)                      |               | 1 (6)              | String (60)     |                            |
| 20 (1)            | 0.1 (3)            | 0.05 (1)           | 0.345 (1)                    |               | 2 (3)              |                 |                            |
|                   | 0.2 (1)            | 0.075 (2)          | 0.4 (1)                      |               | 2 to 20 (3)        |                 |                            |
|                   | 0.5 (2)            | 0.086 (2)          | 0.42 (1)                     |               | 2-20 (1)           |                 |                            |

Enter Range   Enter Range   Enter Range

Tip: Ctrl+click to select multiple values within a box

137 Results - [Show All Results](#)   1 - 10 of 137 Results | [Next >](#)   Page 1 | [2](#) | [3](#) | [4](#) | [5](#) | [Next 5 >](#)   [Customize Columns](#)   [Download Spreadsheet](#)

| Compare                  | Part Number | Status | Resolution (Bits) | Settling Time (us) | Update Rate (MSPS) | Power Consumption (typ) (mW) | Output Type | Current Range (mA) | Voltage Range | Architecture | DAC: Channels | Analog Voltage AV/DD (min) (V) | Analog Voltage AV/DD (max) (V) | Logic Voltage DV/DD (min) (V) | Logic Voltage DV/DD (max) (V) | DNL (max) (+/- LSB) | INL (max) (+/- LSB) | INL (+/- %) | Monoton |
|--------------------------|-------------|--------|-------------------|--------------------|--------------------|------------------------------|-------------|--------------------|---------------|--------------|---------------|--------------------------------|--------------------------------|-------------------------------|-------------------------------|---------------------|---------------------|-------------|---------|
| <input type="checkbox"/> | DAC1220     | ACTIVE | 20                | 10000              | 0.0005             | 2.5                          | Voltage     |                    | 5             | Delta-Sigma  | 1             | 4.75                           | 5.25                           | 4.75                          | 5.25                          | 1                   | 1                   | 0.0015      |         |
| <input type="checkbox"/> | DAC1221     | ACTIVE | 16                | 2000               | 0.0005             | 1.2                          | Voltage     |                    | 2.5           | Delta-Sigma  | 1             | 2.7                            | 3.3                            | 2.7                           | 3.3                           | 1                   | 1                   | 0.0015      |         |
| <input type="checkbox"/> | DAC2900     | ACTIVE | 10                | 0.03               | 125                | 310                          | Current     | 20                 |               | I-steering   | 2             | 3                              | 5.5                            | 3                             | 5.5                           | 1                   | 1                   |             |         |
| <input type="checkbox"/> | DAC2902     | ACTIVE | 12                | 0.03               | 125                | 310                          | Current     | 20                 |               | I-steering   | 2             | 3                              | 5.5                            | 3                             | 5.5                           | 2.5                 | 3                   |             |         |
| <input type="checkbox"/> | DAC2904     | ACTIVE | 14                | 0.03               | 125                | 310                          | Current     | 20                 |               | I-steering   | 2             | 3                              | 5.5                            | 3                             | 5.5                           | 4                   | 5                   |             |         |
| <input type="checkbox"/> | DAC2932     | ACTIVE | 12                | 0.025              | 40                 | 29                           | Iout        | 2                  |               | I-steering   | 2             | 2.7                            | 3.3                            | 2.7                           | 3.3                           | 3.5                 | 8                   | 0.037       |         |
| <input type="checkbox"/> | DAC5571     | ACTIVE | 8                 | 8                  |                    | 0.4                          | Voltage     |                    | VDD           | String       | 1             | 2.75                           | 5.25                           | 2.7                           | 5.25                          | 0.25                | 1                   |             |         |
| <input type="checkbox"/> | DAC5573     | ACTIVE | 8                 | 8                  | 0.188              | 500                          | Voltage     | 0.5                | +Vref         | String       | 4             | 2.75                           | 5.25                           | 2.75                          | 5.25                          | 0.25                | 0.5                 | 0.00195     |         |
| <input type="checkbox"/> | DAC5574     | ACTIVE | 8                 | 8                  | 0.188              | 1.5                          | Voltage     | 0.6                | 5             | String       | 4             | 2.7                            | 5.5                            |                               |                               | 0.25                | 0.5                 |             |         |

# Typy A/D převodníků



- Přímé převodníky
  - převádějí přímo vstupní analogové napětí na výstupní slovo,
- Nepřímé převodníky
  - vstupní analogové napětí nejprve převádí určitým obvodem na jinou analogovou veličinu (např. na dobu trvání impulsu) a dalším obvodem je teprve tato veličina převedena na výstupní datové slovo.

# Typy A/D převodníků



- **Synchronní**

- převod analogového napětí na výstupní datové slovo probíhá v určitém počtu kroků, které se uskutečňují synchronně s hodinovými impulsy.

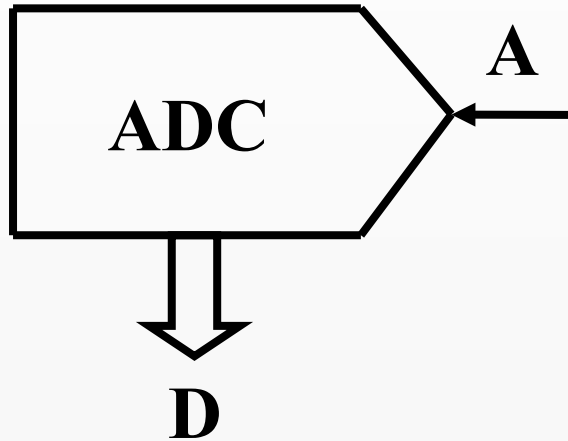
- **Asynchronní**

- převod rovněž uskutečněn v několika krocích, ovšem doba trvání těchto kroků závisí výhradně na časové odezvě dílčích obvodů převodníku a na jejich zpoždění.

# A/D převodníky



## Převod analogového signálu na posloupnosti čísel



Principy  
převodu:

- Paralelní (rychlé, složité, drahé, nízké rozlišení)
- Zpětnovazební (pomocí DAC, jednodušší, rychlé)
- Integroační (přesné, nízký šum)
- vícekrokový (střední frekvence vzorkování, vysoké rozlišení, levné)
- Modulační

# Paralelní ADC – „flash“ converter



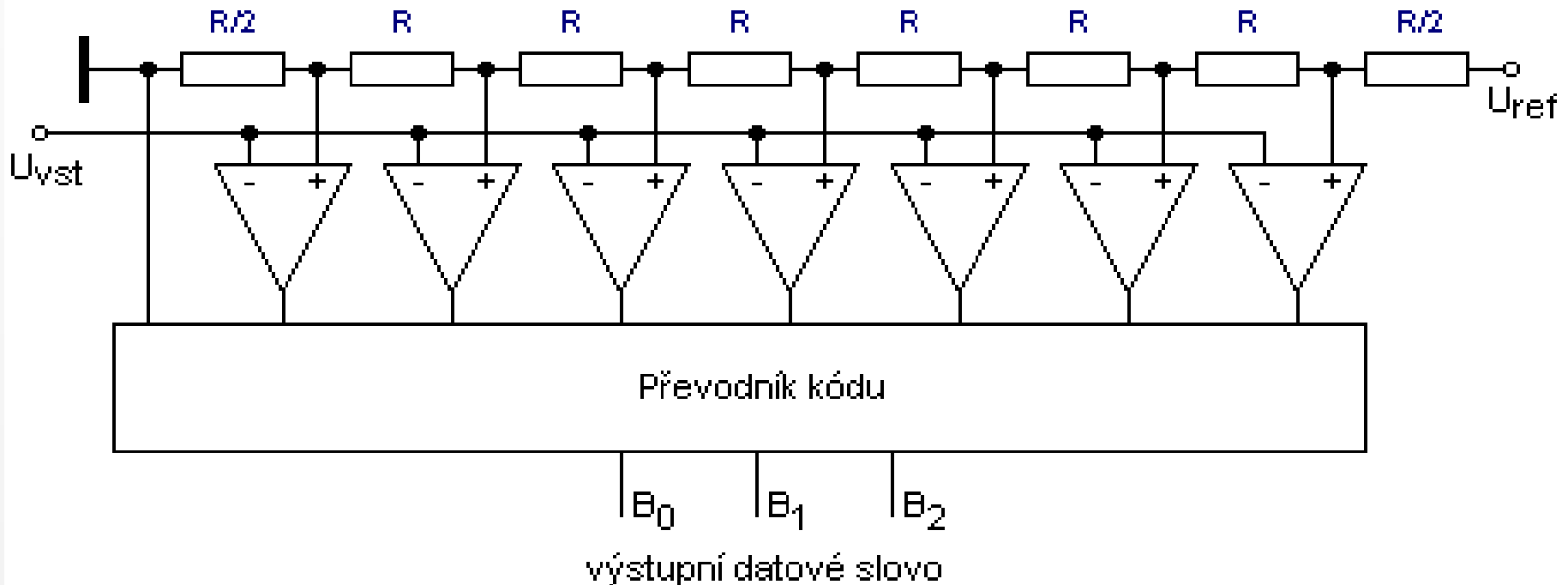
Jednostupňový

## Paralelní („flash“) ADC

= asynchronní (doba převodu dána zpožděním obvodů)

$2^n - 1$  komparátorů + kombinační log. obvod

- nejrychlejší
- omezené rozlišení





# Vlastnosti paralelního ADC



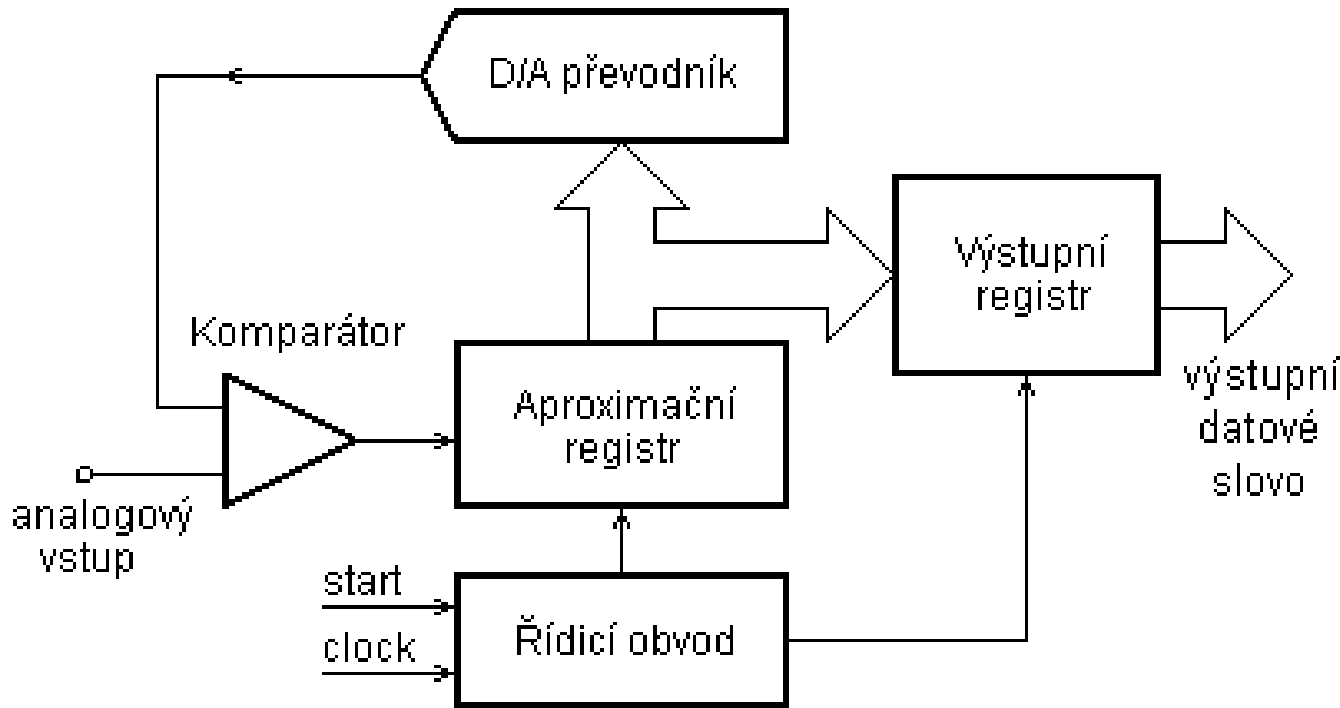
- n bitový převodník -  $2^n - 1$  komparátorů
- Přesnost R
- 4 - 10 bitové, výstupy
- Rychlost až  $10^9$  sps
- Rozsahové omezení, přesnost, cena, nutno zajistit synchronnost vstupního signálu komparátorů
- Př.: TRW TDC 1048 (10 bitů) 20 MSPS, 28 vývodové pouzdro, 100 USD

Využití : rychlé měřicí přístroje, osciloskopy

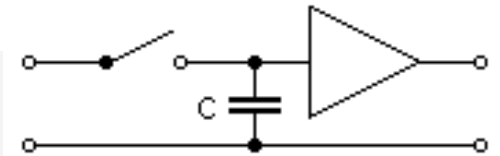
# ADC s postupnou aproximací



= synchronní :  $n$  cyklů + vzorkování



Obv. nezbytný **vzorkovací obvod (sample & hold)** pro uchování konst. vzorku napětí po celou dobu převodu



# Funkce převodníku

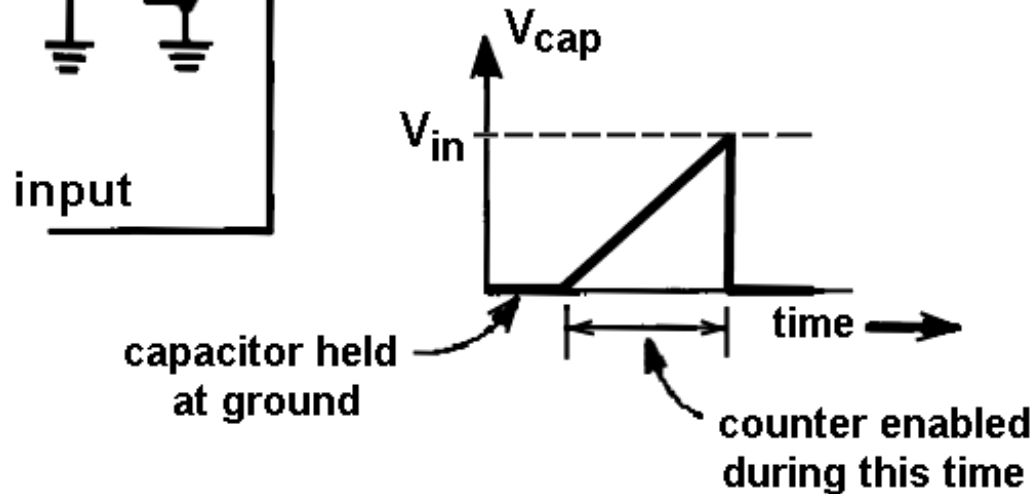
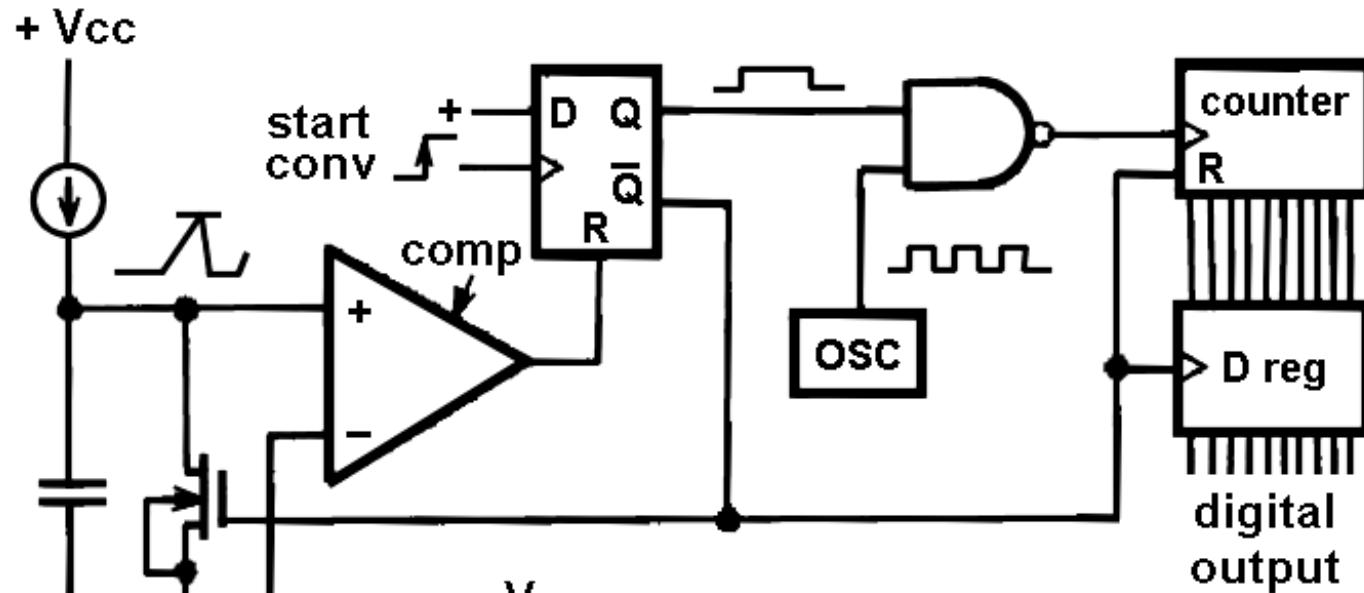


- Registr nastaven na : 1000 0000
- Výstup DAC porovnáván s hodnotou input
- Výsledek komparace se zapíše na první bit (X)
- 2. krok : X100 0000
- 3. krok : XX10 0000 ...
- 8-bitový převodník převod trvá 8 kroků

## Využití

- rychlý sběr dat
- audio
- max 200 ksps

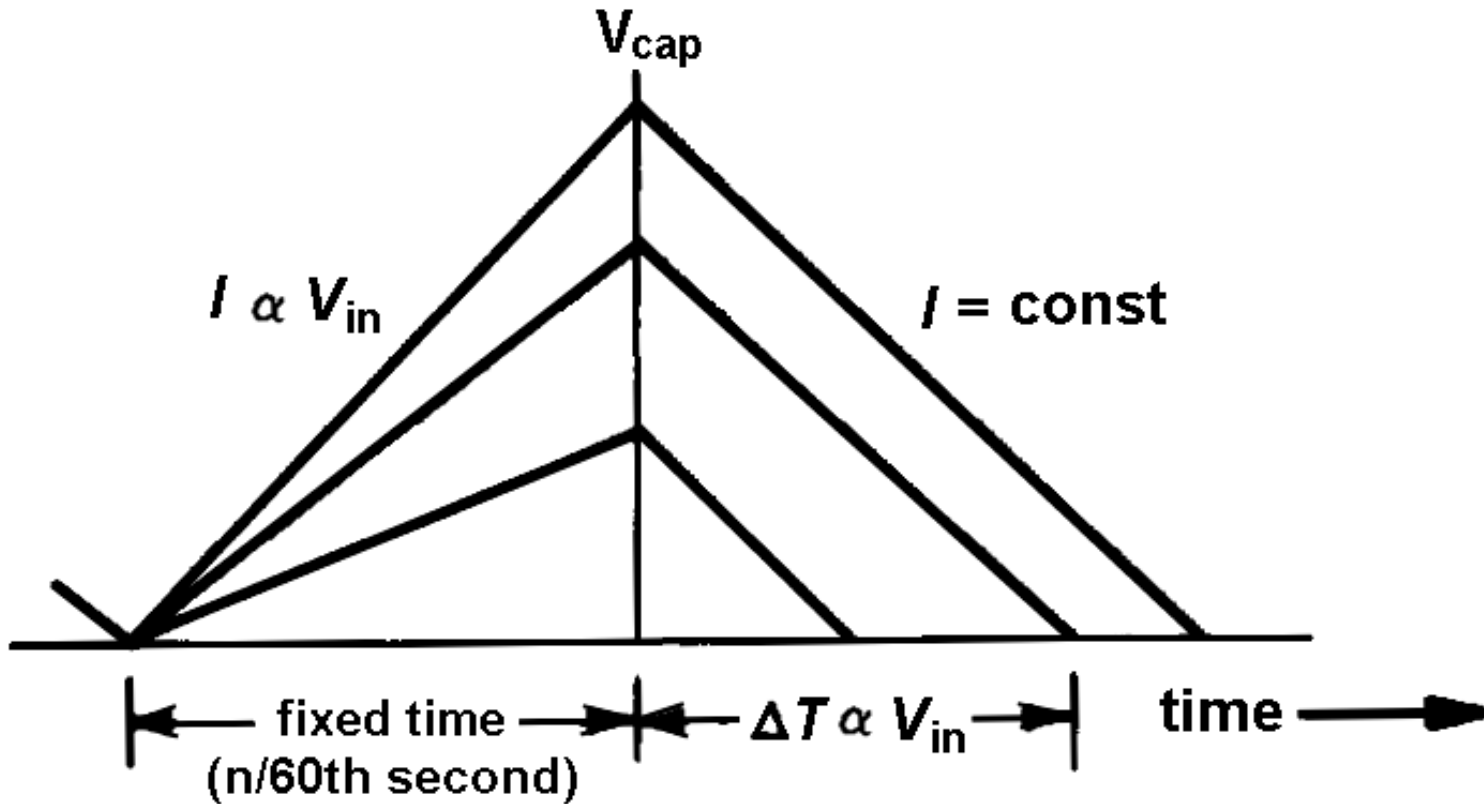
# Převodník s jednou integrací



- Čítač vynulován, vstup OPAMP přizemněn.
- START zahájí nabíjení kondenzatoru tj. vstupu OPAMP a současně čítání COUNTERu
- Po dosažení hodnoty na INPUT se zastaví převod, zkopíruje čítač do REG a čítač vynuluje

## Single-slope ADC

# Převodník s dvojitou integrací

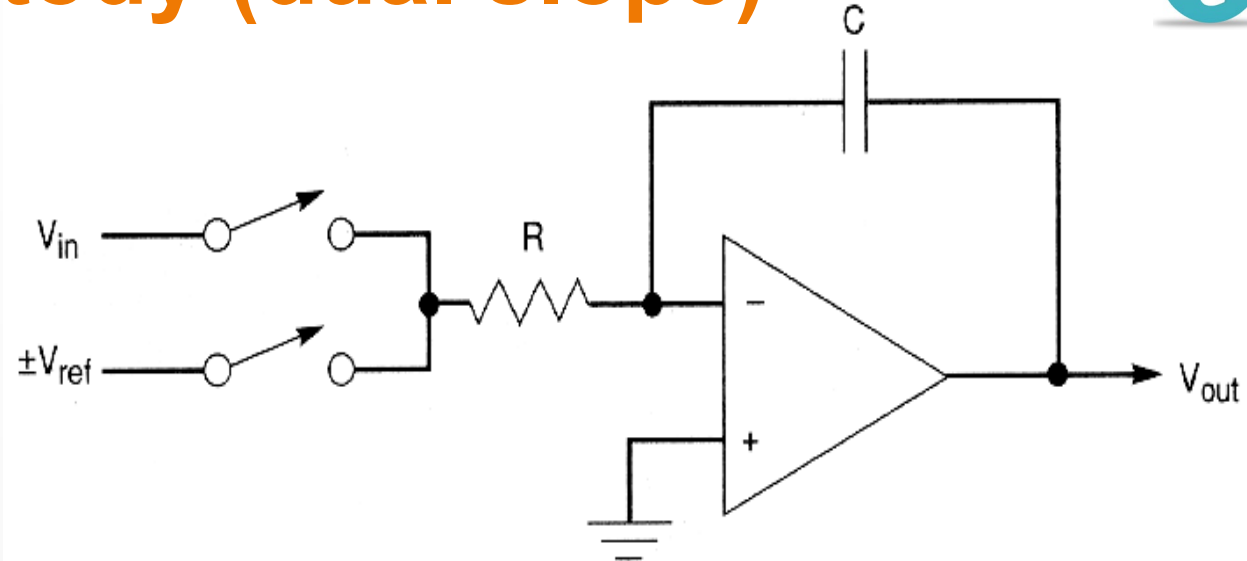


**Nabíjení konst. čas | Vybíjení konstantním proudem**

**Dual-slope conversion cycle**

*Cnt.*

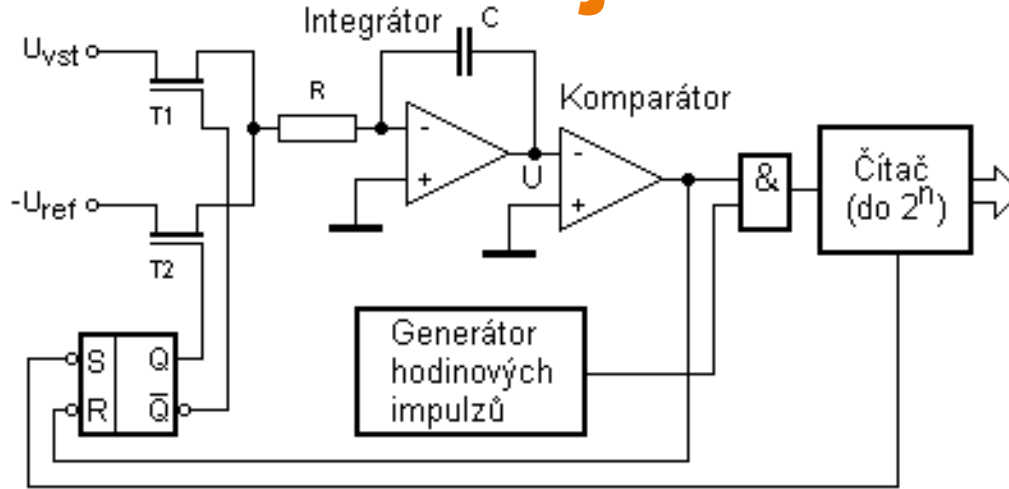
# Princip dvojnásobné integrační metody (dual slope)



- integrace vstupního napětí po pevnou dobu (obv. do přetečení n-bitového čítače)
- integrace referenčního napětí opačné polarity v intervalu (obv. N hodinových cyklů čítače) do dosažení nulového výstupního napětí integrátoru
- Pomalý
- potlačuje rušení (především síťový brum, je-li doba integrace násobkem periody sítě)

Cnt.

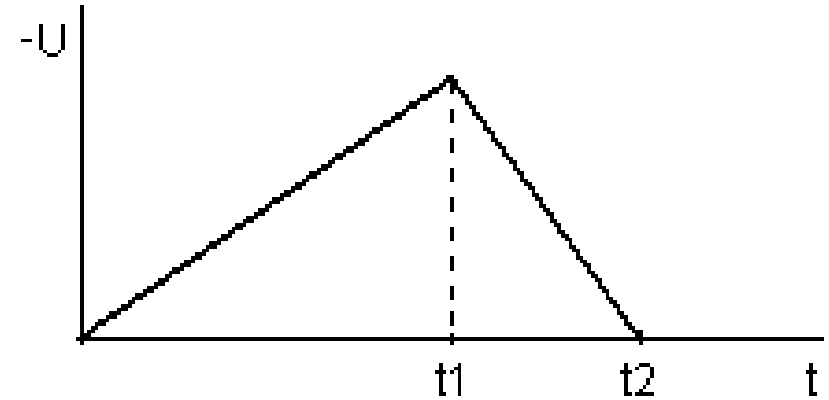
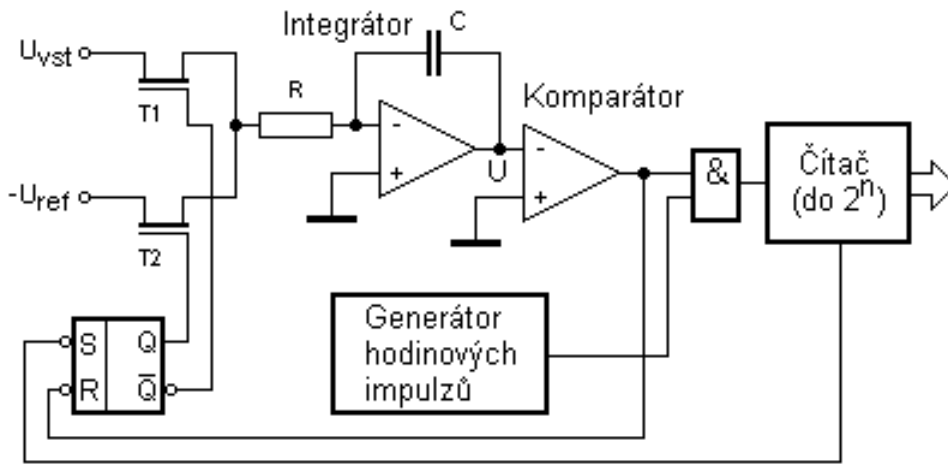
# Převodník s dvojitou integrací



- T1 vede  $\rightarrow$  na vstup integračního obvodu je přiváděno vstupní napětí  $U_{vst}$  (integrátorem se integruje na záporné)
- vstup komparátoru „+“ je na nule  $\rightarrow$  výstup je log.1  $\rightarrow$  na vstup čítače přiváděny impulzy z generátoru.
- po naplnění čítače se změní stav RS, přepnutí spínačů  $T_x$ .
- vede T2, na vstupu komparátoru je napětí  $-U_{ref}$ . Toto napětí je integrováno do doby než je napětí na výstupu integrátoru nulové, tzn. výstup komparátoru se změní na log.0.
- čítač přestane čítat impulzy z generátoru hodinového signálu.

Cnt.

# Převodník s dvojitou integrací



$$U_{vst} = U_{ref} \frac{N}{2^n}$$

$n$  je počet bitů čítače

$N$  je hodnota v čítači v době  $t_2$



# Převodník s dvojitou integrací



- poměrně malá rychlost převodu
- značnou dosažitelnou přesností
- obvodová jednoduchost
  - bez větších nároků na přesnost většiny prvků včetně dlouhodobé stability frekvence generátoru hodinového signálu
- zdroje nepřesností
  - nedokonalost spínacích vlastností a zpoždění tranzistorů T1 a T2
  - nepřesnost zdroje referenčního napětí
  - nelinearita integračního obvodu.
  - přesnost neovlivňuje skutečné prahové napětí komparátoru, ani jeho zpoždění, které se vzájemně ruší při integraci  $U_{vst}$  a  $U_{ref}$ .

# A/D převodníky sigma-delta ( $\Sigma\Delta$ )

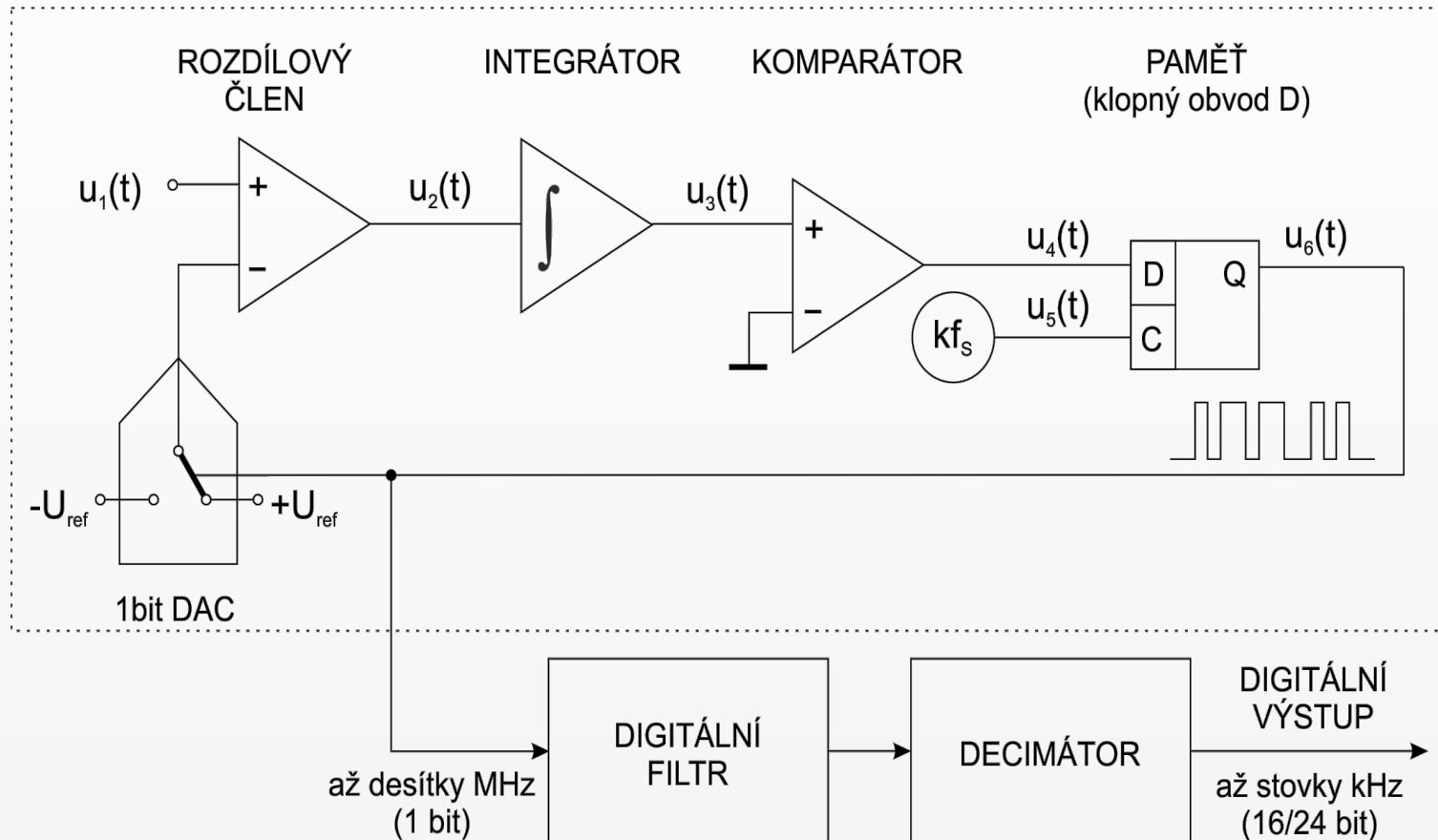


- pro velmi přesná měření, zejména v měřicí technice a v audiotechnice
- synchronní převodník
- jádrem je integrátor a komparátor, který generuje sled pulzů, jejichž střední hodnota počtu za určitý interval odpovídá vstupnímu napětí.

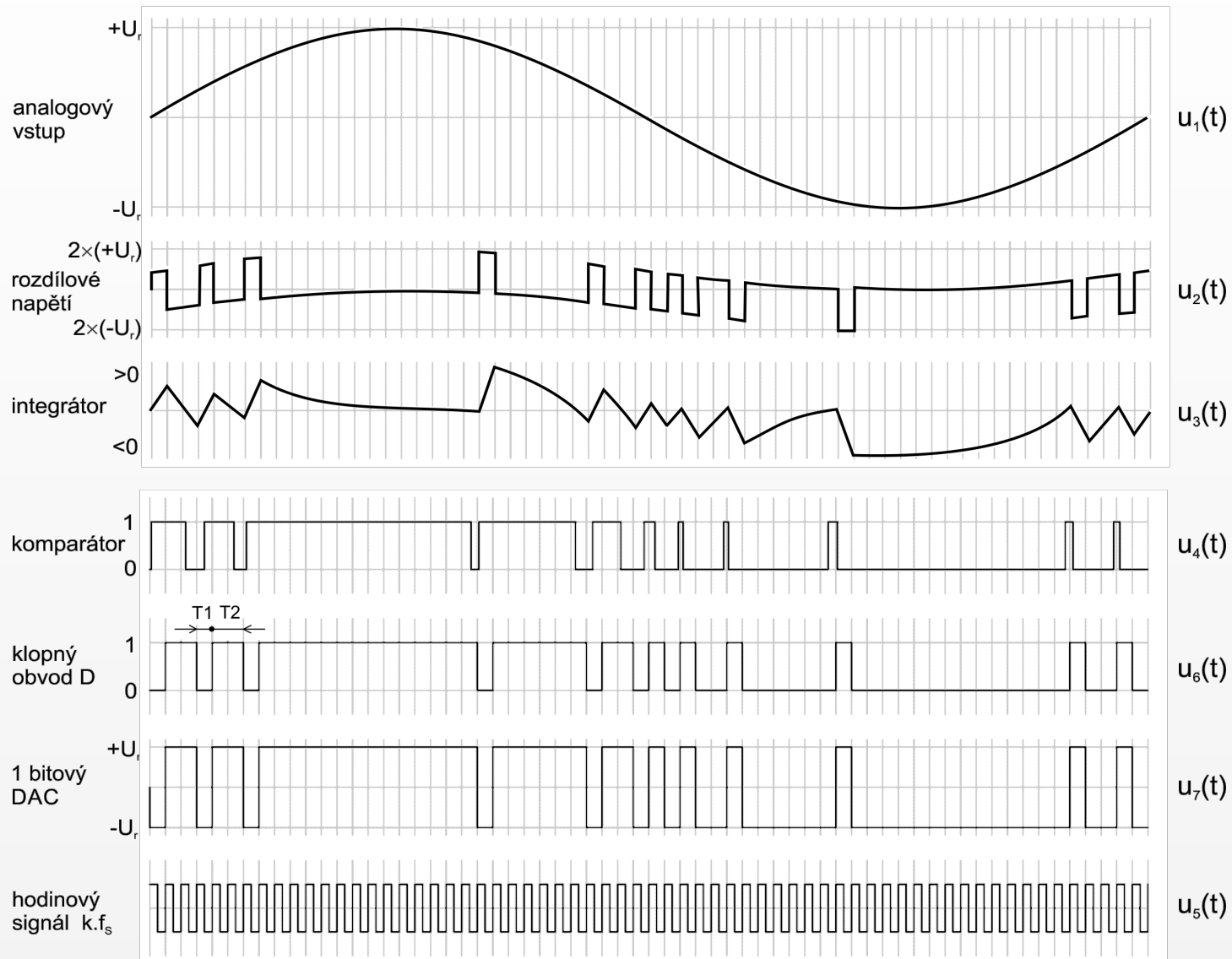
# A/D převodníky sigma-delta ( $\Sigma\Delta$ )



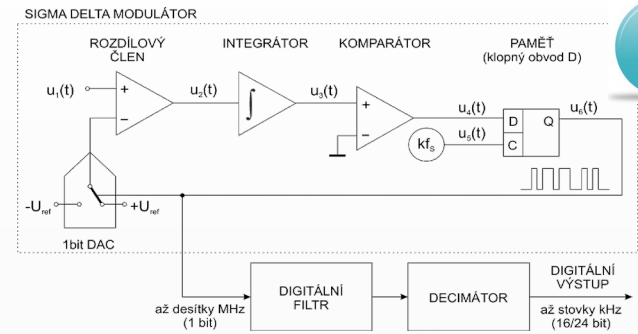
## SIGMA DELTA MODULÁTOR



# A/D převodníky sigma-delta ( $\Sigma\Delta$ )



# A/D převodníky sigma-delta ( $\Sigma\Delta$ )



- Na neinvertující vstup rozdílového zesilovače přivedeno měřené napětí.
- Na invertující vstup je připojeno referenční napětí kladné nebo záporné polarity.
- Výstupní napětí rozdílového zesilovače je integrováno a porovnáváno se zemí
- Podle polarity integrovaného napětí je na výstupu  $\log.0/\log.1$ .
- Výstup komparátoru je vzorkován frekvencí  $k \cdot f_s$  pomocí KO-D, výstupní signál klopného obvodu řídí přepínání kladného a záporného referenčního napětí  $\pm U_r$  do vstupního rozdílového členu tak, aby střední hodnota náboje v integračním kondenzátoru integrátoru byla nulová.
- Výstupní signál ze sigma-delta modulátoru zpracovávají obvody číslicové filtrace (založené na teorii „Z“ transformace) a decimace kmitočtu signálu

# A/D převodníky sigma-delta ( $\Sigma\Delta$ )



- Plus
  - výborná vnitřní linearita (1 bit DAC – teoreticky nulová DNL= Differential nonlinearity),
  - vysoké rozlišení (16 - 24 bitů),
  - není nutné použití obvodů sample-hold,
  - nastavením filtru je možno potlačit rušivé frekvence sítě 50/60 Hz,
- Mínus
  - není vhodné přepínání kanálů – velká doba ustálení daná filtrem FIR,
  - nejsou vhodné pro zpracování signálů o vysokých frekvencích - limitace vzorkovacího kmitočtu  $k \cdot f_s$ .

# Výběr AD převodníků



- vždy je potřeba převodník s vyšší vzorkovací frekvencí než je měřený signál
- speciální převodníky max 2.5 GSPS pro 8 bitů
- zásady výběru jako u DAC, navíc důležitá disipace tepelné energie, vstupní impedance ...

| Typ         | Rozlišení [bit] | Rychlost převodu [Hz]             |
|-------------|-----------------|-----------------------------------|
| Paralelní   | 6 ... 12        | $10^7 \dots 10^{10}$              |
| Aproximační | 8 ... 18        | $3 \cdot 10^4 \dots 3 \cdot 10^8$ |
| Integrační  | 10 ... 27       | $10^{-1} \dots 10^3$              |
| Sigma-delta | 16 ... 24       | $10^1 \dots 10^7$                 |

# Výběr AD převodníků



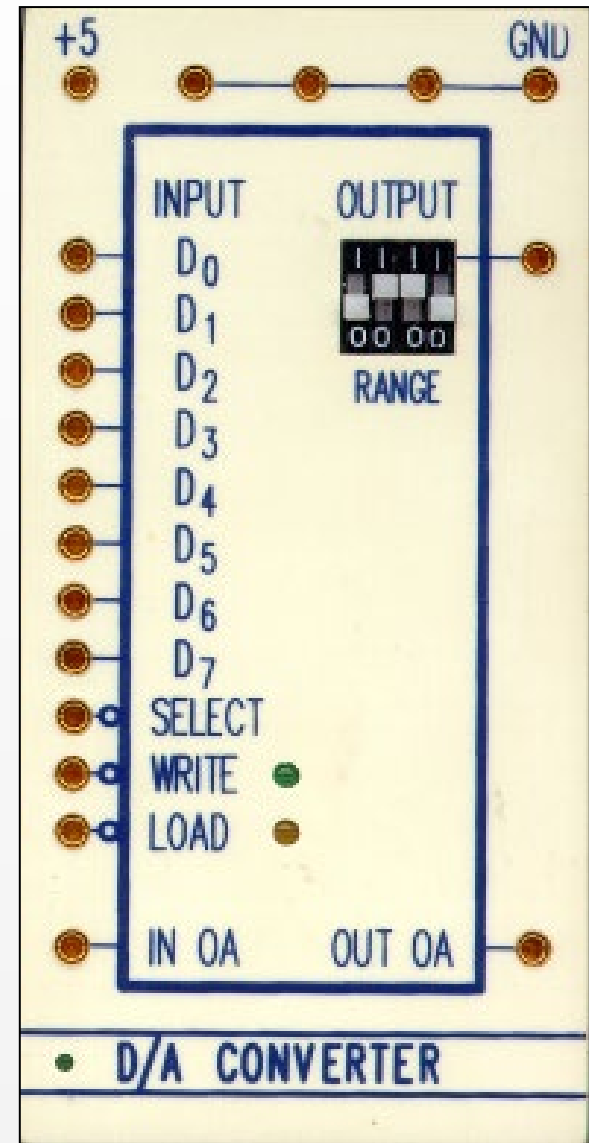
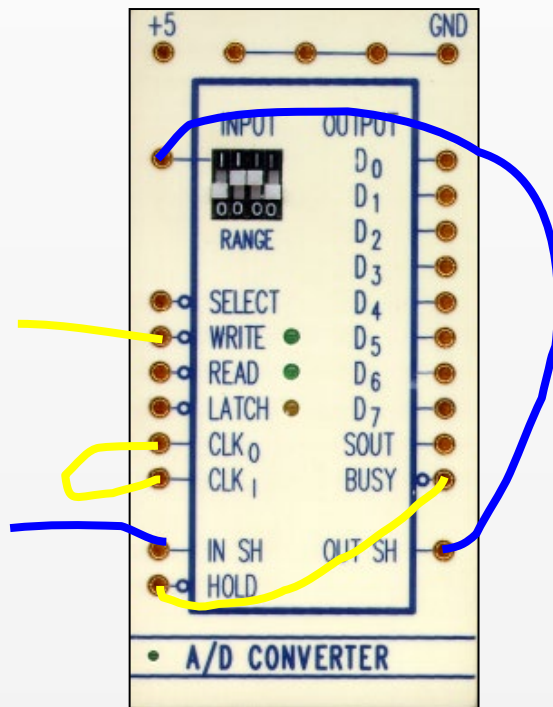
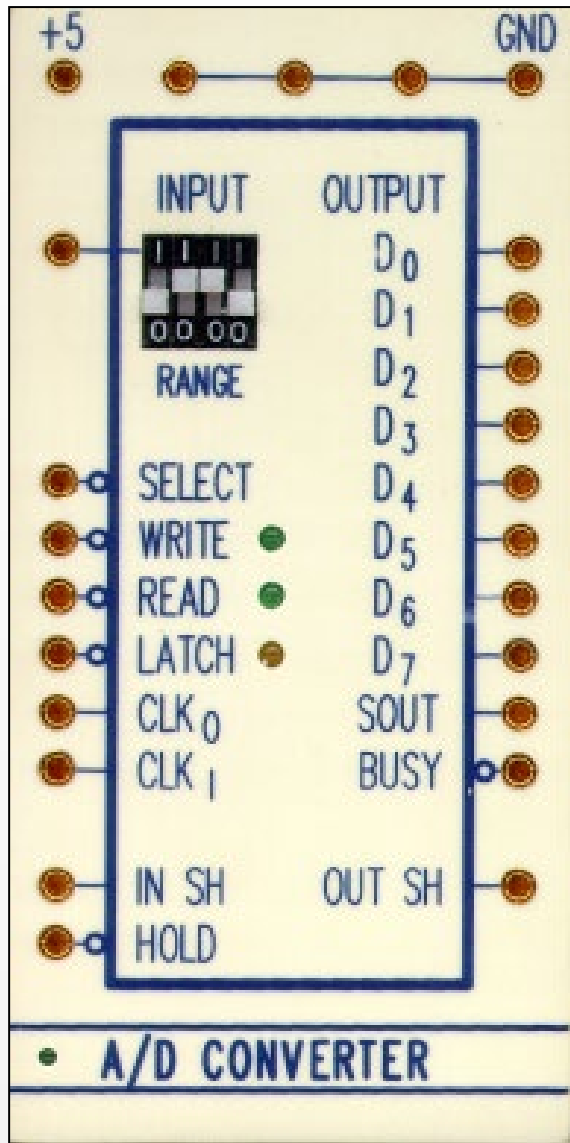
| Resolution (Bits) | Sample Rate (max) | Input Type    | Architecture     | # Input Channels (SE) | # Input Channels (Diff) | Power Consumption (typ) (mW) |
|-------------------|-------------------|---------------|------------------|-----------------------|-------------------------|------------------------------|
| 8 (27)            | 15SPS (5)         | Current (2)   | Delta-Sigma (37) | 0 (2)                 | 1 (108)                 | 0.27 (2)                     |
| 10 (49)           | 30SPS (1)         | Voltage (250) | Dual-Slope (2)   | 1 (94)                | 2 (23)                  | 0.3 (1)                      |
| 11 (1)            | 128SPS (2)        |               | Flash (3)        | 2 (15)                | 3 (1)                   | 0.6 (8)                      |
| 12 (75)           | 240SPS (3)        |               | Modulator (2)    | 3 (1)                 | 4 (21)                  | 0.66 (3)                     |
| 14 (29)           | 780SPS (3)        |               | Pipeline (80)    | 4 (31)                | 6 (2)                   | 0.675 (2)                    |
| 16 (39)           | 1kSPS (1)         |               | SAR (120)        | 8 (28)                | 7 (1)                   | 0.72 (1)                     |
| 18 (6)            | 3kSPS (3)         |               | 1x6 SAR (1)      | 11 (14)               | 8 (11)                  | 0.75 (2)                     |
| 20 (3)            | 3.125kSPS (1)     |               | 2x2 SAR (3)      | 19 (1)                | 12 (1)                  | 0.8 (3)                      |

| Resolution (Bits) | Sample Rate (max) | Input Type    | Architecture   | Channels (SE) | Channels (Diff) | Consumption (typ) (mW) |
|-------------------|-------------------|---------------|----------------|---------------|-----------------|------------------------|
| 11 (1)            | 60MSPS (3)        | Current (2)   | Dual-Slope (2) | 0 (2)         | 1 (108)         | 0.27 (2)               |
| 12 (75)           | 65MSPS (9)        | Voltage (250) | Flash (3)      | 1 (94)        | 2 (23)          | 0.3 (1)                |
| 14 (29)           | 65MSPS (9)        |               | Modulator (2)  | 2 (15)        | 3 (1)           | 0.6 (8)                |
| 16 (39)           | 70MSPS (2)        |               | Pipeline (80)  | 3 (1)         | 4 (21)          | 0.66 (3)               |
| 18 (6)            | 75MSPS (1)        |               | SAR (120)      | 4 (31)        | 6 (2)           | 0.675 (2)              |
| 20 (3)            | 80MSPS (6)        |               | 1x6 SAR (1)    | 8 (28)        | 7 (1)           | 0.72 (1)               |
| 22 (2)            | 105MSPS (3)       |               | 2x2 SAR (3)    | 11 (14)       | 8 (11)          | 0.75 (2)               |
| 24 (21)           | 125MSPS (2)       |               | 3x2 SAR (1)    | 19 (1)        | 12 (1)          | 0.8 (3)                |

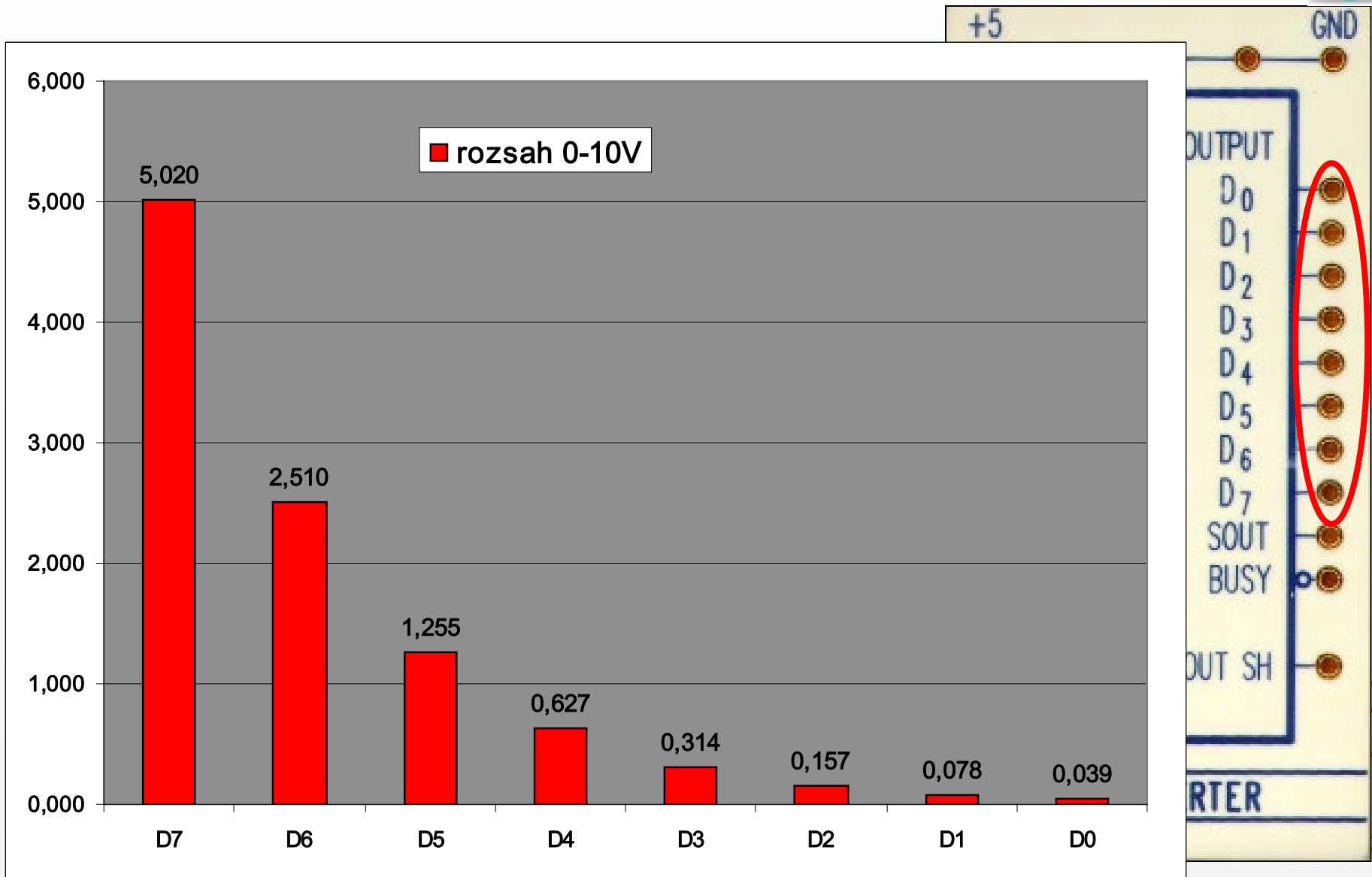
| Analog Input BW (MHz) | Pin/Package | Approx. 1KU Price (US\$) |
|-----------------------|-------------|--------------------------|
| 0.05 (1)              | 6SOP (2)    | .95 (1)                  |
| 0.615 (3)             | 8PDIP (12)  | 1 (1)                    |
| 1.23 (1)              | 8SOIC (25)  | 1.2 (1)                  |
| 2.45 (1)              | 8SON (4)    | 1.25 (1)                 |
| 12 (1)                | 8SOP (1)    | 1.4 (5)                  |
| 14 (2)                | 8TSSOP (2)  | 1.45 (4)                 |
| 16 (1)                | 8VSSOP (21) | 1.5 (3)                  |
| 22 (1)                | 10SON (1)   | 1.55 (1)                 |



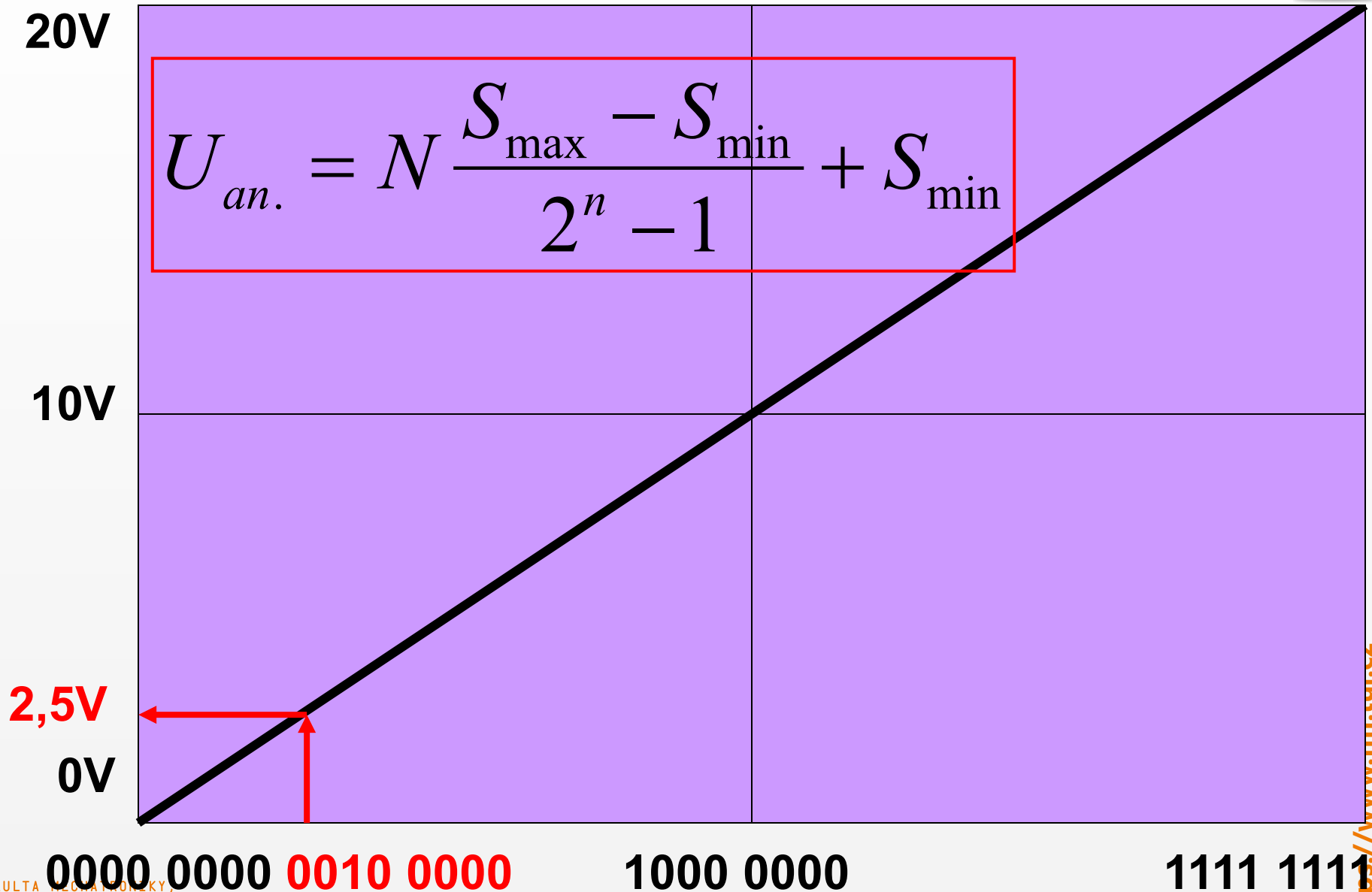
# Propojení modulů AD převodníku



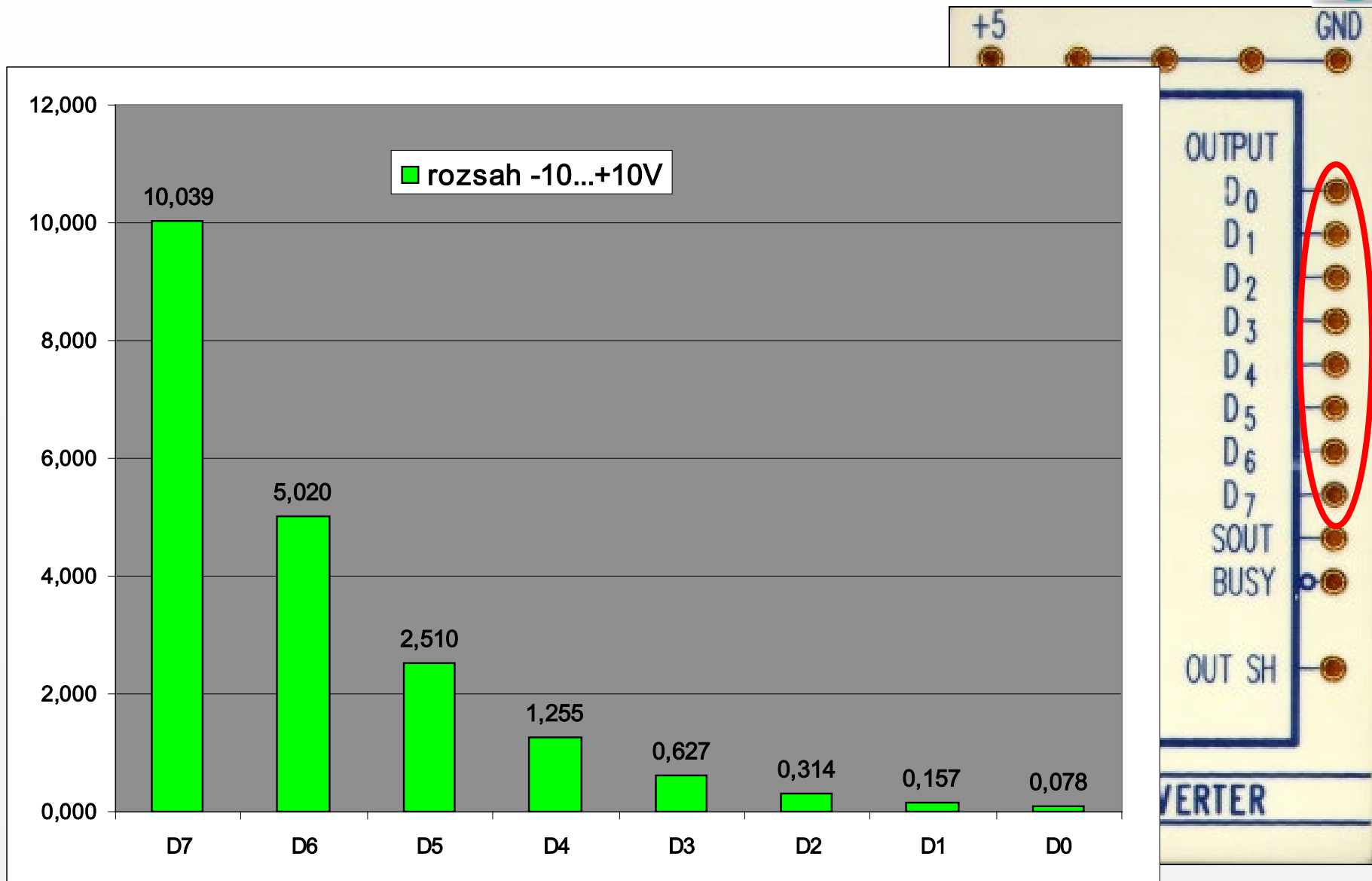
# Převod v rozsahu 0...+10V



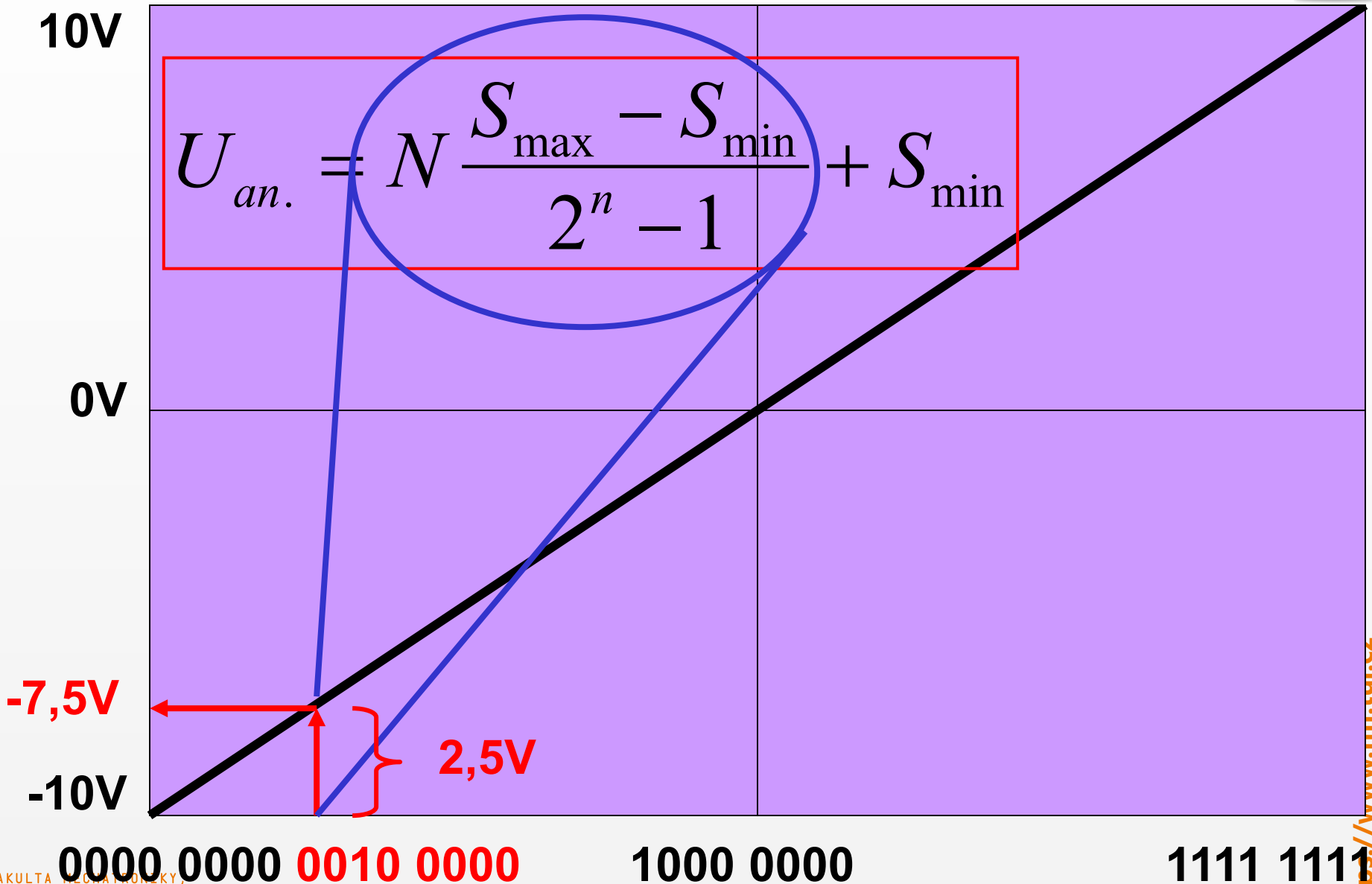
# Převod v rozsahu 0...+20V



# Převod v rozsahu $-10\dots+10V$



# Převod v rozsahu -10...+10V



# AD a DA převodníky



|    |   | 0...5V       | 0...10V      | 0...20V       | -5...+5V     | -10...+10V   |
|----|---|--------------|--------------|---------------|--------------|--------------|
| D0 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D1 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D2 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D3 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D4 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D5 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D6 | 0 | 0,000        | 0,000        | 0,000         | 0,000        | 0,000        |
| D7 | 1 | 2,510        | 5,020        | 10,039        | 5,020        | 10,039       |
|    |   | <b>2,510</b> | <b>5,020</b> | <b>10,039</b> | <b>0,020</b> | <b>0,039</b> |

# Děkuji za pozornost...

Zdeněk Plíva  
[zdenek.pliva@tul.cz](mailto:zdenek.pliva@tul.cz)  
Tel.: 3536